

KP1533АП5**Два четырехканальных формирователя с тремя состояниями на выходе с инверсным управлением**

Аналог - SN74ALS244A

Расположение выводов

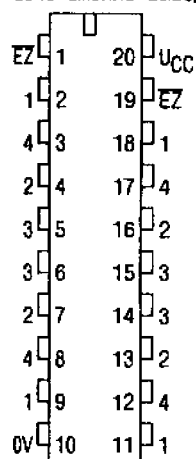


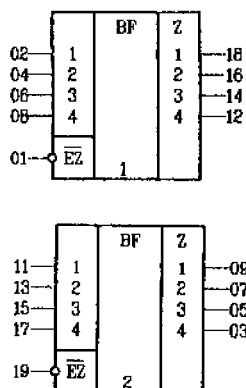
Таблица назначения выводов

01	EZ	Вход разрешения снятия состояния высокого импеданса
02	1	Вход информационный первого элемента
03	4	Выход информационный второго элемента
04	2	Вход информационный первого элемента
05	3	Выход информационный второго элемента
06	3	Вход информационный первого элемента
07	2	Выход информационный второго элемента
08	4	Вход информационный первого элемента
09	1	Выход информационный второго элемента
10	0V	Общий вывод
11	1	Вход информационный второго элемента
12	4	Выход информационный первого элемента
13	2	Вход информационный второго элемента
14	3	Выход информационный первого элемента
15	3	Вход информационный второго элемента
16	2	Выход информационный первого элемента
17	4	Вход информационный второго элемента
18	1	Выход информационный первого элемента
19	EZ	Вход разрешения снятия состояния высокого импеданса
20	UCC	Вывод питания от источника напряжения

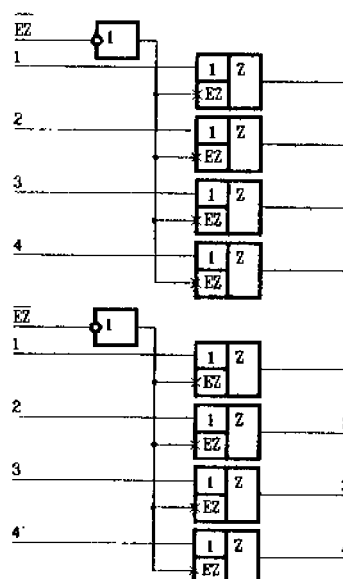
Таблица истинности

EZ	Входы	Выходы
L	L	L
L	H	X
H	X	Z

Условно-графическое обозначение



Функциональная схема



Микросхема KP1533АП5 представляет собой два четырехразрядных магистральных передатчика без инверсии входной информации и тремя состояниями на выходе и применяется в микропроцессорных системах, системах обработки данных с магистральной организацией обмена. Перевод выходов микросхемы в

Интегральные микросхемы серии KP1533

высокоимпедансное состояние обеспечивается подачей на входы управления напряжения высокого уровня.

Для обеспечения работы на относительно низкоомную или большую емкостную нагрузку выходы микросхемы укомплектованы по сравнению со стандартными. Для уменьшения времени переключения микросхемы в третье состояние и гарантированного запирающего выходного транзистора во всем температурном диапазоне применена специальная цепь управления третьим состоянием. Применение во входных каскадах микросхемы KP1533АП5, как и во всей серии KP1533, транзисторов р-п-р типа обеспечивает высокую нагрузочную способность приемопередатчиков.

Статические параметры KP1533АП5

Обозначение	Наименование параметра	Норма		Единица измерения	Режим измерения
		не менее	не более		
U_{OH}	Выходное напряжение высокого уровня	2,5 2,4 2,0		В	$U_{CC}=4,5В$ $U_{IH}=2,0В$ $U_{IL}=0,8В$ $I_{OH}=-0,4мА$ $I_{OL}=-0,4мА$ $I_{OL}=-3,0мА$ $I_{OL}=-15,0мА$
U_{OL}	Выходное напряжение низкого уровня		0,4 0,5	В	$U_{CC}=4,5В$ $U_{IH}=2,0В$ $U_{IL}=0,8В$ $I_{OL}=12мА$ $I_{OL}=24мА$
I_{IH}	Входной ток высокого уровня		20	мкА	$U_{CC}=5,5В$ $U_{IH}=2,7В$
I_{IL}	Входной ток низкого уровня		1-0,11	мА	$U_{CC}=5,5В$ $U_{IL}=0,4В$
I_O	Выходной ток	1-301	1-1121	мА	$U_{CC}=5,5В$ $U_O=2,25В$
U_{SDI}	Прямое падение напряжения на антизвонном диоде		1-1,51	В	$U_{CC}=4,5В$ $I_I=18мА$
I_{CCH}	Ток потребления при высоком уровне выходного напряжения		15	мА	$U_{CC}=5,5В$
I_{CCL}	Ток потребления при низком уровне выходного напряжения		24	мА	$U_{CC}=5,5В$
I_{CCZ}	Ток потребления в состоянии "выключено"		27	мА	$U_{CC}=5,5В$
I_{OZL}	Выходной ток низкого уровня в состоянии "выключено"		1-201	мкА	$U_{CC}=5,5В$ $U_O=0,4В$
I_{OZH}	Выходной ток высокого уровня в состоянии "выключено"		20	мкА	$U_{CC}=5,5В$ $U_O=2,7В$

Динамические параметры КР1533АП5

Обозначение	Наименование параметра	Норма		Единица измерения	Режим измерения
		не менее	не более		
t_{PLH}	Время задержки распространения сигнала при выключении		10 нс	нс	$U_{CC}=5,0B \pm 10\%$ $C_L=50\text{пФ}$ $R_L=0,5\text{кОм}$ $t=2\text{нс}$
t_{PHL}	Время задержки распространения сигнала при включении		10	нс	$U_{CC}=5,0B \pm 10\%$ $C_L=50\text{пФ}$ $t=2\text{нс}$ $R_L=0,5\text{кОм}$
t_{pZH} t_{pZL}	Время задержки распространения сигнала при переходе из состояния "выключено" - в состояние высокого уровня - в состояние низкого уровня		20 20	нс	$U_{CC}=5,0B \pm 10\%$ $C_L=50\text{пФ}$ $t=2\text{нс}$ $R_L=0,5\text{кОм}$
t_{PHZ} t_{PLZ}	Время задержки распространения сигнала при переходе в состояние "выключено" - из состояния высокого уровня - из состояния низкого уровня		40 25	нс	$U_{CC}=5,0B \pm 10\%$ $C_L=50\text{пФ}$ $t=2\text{нс}$ $R_L=0,5\text{кОм}$ уровень отсчета на выходе 2,1В уровень отсчета на выходе 0,7В

Предельно допустимые электрические режимы эксплуатации приведены в Приложении 1 в табл. 7.

Для справки:

- емкость входа — не более 5 пФ;
- емкость выхода — не более 6 пФ;
- допускается подключение к выходам емкости не более 500 пФ, при этом нормы на динамические параметры не регламентируются;
- эксплуатация микросхем в режиме измерения I_O , U_{CDI} не допускается;
- допустимое значение статического потенциала — 200 В;
- допускается кратковременное воздействие (в течение не более 5 мс) напряжения питания до 7 В;
- собственные резонансные частоты микросхем до 20 кГц отсутствуют;
- максимальное время фронта нарастания и время фронта спада входного импульса — не более 1 мкс.

Дополнительная информация:

- технические условия 6К0.348.806-32ТУ.